

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT
3313-1017P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: LIU, Chien-Hung et al. Conf.:
Appl. No.: NEW Group:
Filed: July 28, 2003 Examiner:
For: METAL OXIDE SEMICONDUCTOR FIELD EFFECT
TRANSISTORS (MOSFETS) USED IN INK-JET
HEAD CHIPS AND METHOD FOR MAKING THE
SAME

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

July 28, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN, R.O.C.	091138067	December 31, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

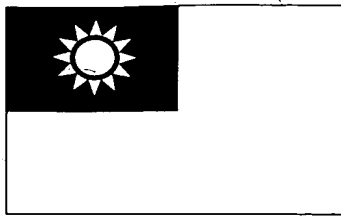
BIRCH, STEWART, KOLASCH & BIRCH, LLP

By 
Joe McKinney Muncy, #32,334

KM/sll
3313-1017P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment(s)



LIU et al.
July 28, 2003
3313-1017P
1081

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 12 月 31 日
Application Date

申請案號：091138067
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 2 月 25 日
Issue Date

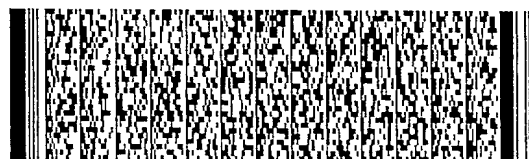
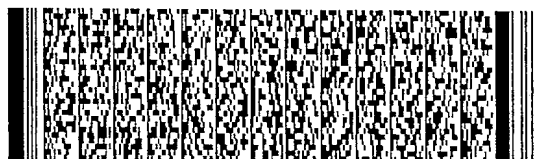
發文字號：09220193860
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	應用於高密度元件之金氧半場效電晶體及其製造方法
	英 文	
二、 發明人 (共4人)	姓 名 (中文)	1. 劉建宏 2. 劉健群
	姓 名 (英文)	1. Chien-Hung LIU 2. Jian-Chiun LIU
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台北縣板橋市幸福路60巷7號3樓 2. 高雄縣岡山镇介壽西路183巷1弄30號
	住居所 (英 文)	1. 3F., No. 7, Lane 60, Shing-fu Rd., Banchiau, Taipei, Taiwan 220, R.O.C. 2. No. 30, Alley 1, Lane 183, Jieshou W. Rd., Gangshan Jen,
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 財團法人工業技術研究院
	名稱或 姓 名 (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹縣竹東鎮中興路四段195號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 195, Sec. 4, Chung-Hsing Rd., Chu-Tung, Hsinchu, Taiwan, R. O. C.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1. Cheng-I WENG



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	3. 陳俊融 4. 胡紀平
	姓名 (英文)	3. Chun-Jung CHEN 4. Je-Ping HU
	國籍 (中英文)	3. 中華民國 TW 4. 中華民國 TW
	住居所 (中文)	3. 雲林縣元長鄉長南村元西路5-4號 4. 新竹市長春街158巷4號4樓
	住居所 (英文)	3. No. 5-4, Yuan-Shi Rd., Chang-nan Chun, Yuan-Chang Hsian, Yunlin, Taiwan, R.O.C. 4. 4F., No. 4, Lane 158, Changchuen St., Hsinchu, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：應用於高密度元件之金氧半場效電晶體及其製造方法)

一種金氧半場效電晶體及其製造方法，以製造出高密度和低線寬之噴墨頭晶片，此金氧半場效電晶體係於矽基板形成具有較淺的摻質接面深度之源極和汲極，配合較低溫的製程使源極和汲極摻質不會因高溫擴散而互觸，再於汲極源極接觸孔加以高熔點材之栓柱以避免導體與矽接面之互熔滲穿而破壞元件特性，以達到噴墨頭晶片之高元件密度的需求。

伍、(一)、本案代表圖為：第 8 圖

(二)、本案代表圖之元件代表符號簡單說明：

10	矽基板
13	厚場氧化層
14	閘極氧化層
15	摻質阻隔層
16	閘極
17	汲極

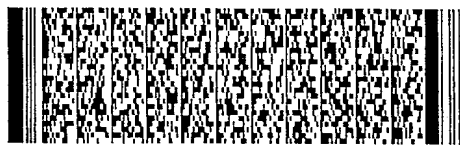
六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：應用於高密度元件之金氧半場效電晶體及其製造方法)

18	源極
20	硼磷矽玻璃層
21	基極
22	熱阻層
23	第一導電層
24	絕緣層
25	保護層
26	金屬層際阻隔層
27	第二導電層
28	墨滴加熱室
29	厚光阻層
31	導電通孔

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

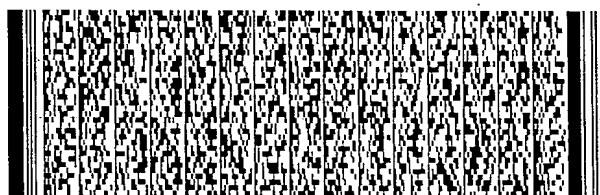
【發明所屬之技術領域】

本發明是關於一種金氧半場效電晶體及其製造方法，特別是關於一種應用於高密度元件之金氧半場效電晶體及其製造方法。

【先前技術】

噴墨印表機是透過將墨滴噴射到列印介質上來形成文字或圖像，因而噴墨頭晶片所產生之墨滴的大小、形狀、原料、濃度、定位等各方面的狀況都是影響列印品質的重要因素。墨滴的尺寸越小可達到越高的列印解析度，但是在一般情況下，列印速度也隨之降低。為同時提升列印速度和列印解析度，於噴墨頭晶片增加噴嘴的數量為最確切之問題解決方法。

為達此目的，目前廣泛地將具有開關和主動特性之驅動元件，如電晶體，與噴墨用之墨滴致動元件整合至單一噴墨頭晶片。以使噴墨頭晶片的封裝接點數 X 與噴嘴數 Y 之驅動模式，由一對一($X=Y$)提升至一對多($Y=(X/2)^2$)模式。這種整合驅動元件之噴墨頭(integrated drive head)晶片，如採用熱氣泡式來驅動墨滴，一般的製作方法係以金氧半場效電晶體(Metal Oxide Semiconductor Field Effect Transistor, MOSFET)串聯墨滴致動熱阻。金氧半場效電晶體需於10伏特左右的電壓下通過足夠高的之驅動電流，使熱氣泡式致動元件得到能量產生氣泡而推出墨滴。由於應用於噴墨頭晶片之金氧半場效電晶體係於大電流及大電壓下使用，目前的方法係使用磷矽玻璃



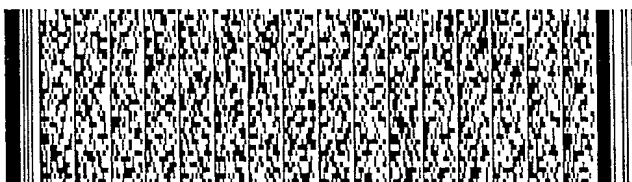
五、發明說明 (2)

(phosphorous silicon glass, PSG) 覆蓋於矽晶片表面，並升至熱熔流之高溫(大於攝氏1000度)將PSG之磷推入矽中，以形成 N^+ 接面深擴散(diffusion for deep junction)之源極和汲極，其接面深度約為1.2微米至1.8微米。 N^+ 接面深擴散除了用以抵擋鋁矽接觸面之互熔穿透外，更可用以提高金氧半場效電晶體汲極端之崩潰電壓。隨著列印速度和列印解析度的提升，使用更微小的墨滴和提高噴墨頻率成為首要發展目標。如此一來，形成每一墨滴的所需能量也跟著降低，所需之電流和電壓也隨之下降，同時，金氧半場效電晶體所要求的線寬亦越來越細，以提高晶片之單位面積元件密度。所以，隨著噴墨頭晶片的需求改變，使習知的整合驅動元件之噴墨頭晶片的驅動元件結構與規格不符合目前的要求。

【發明內容】

為製作符合現今噴墨頭晶片的需求之金氧半場效電晶體，本發明係提供一種應用於高密度元件之金氧半場效電晶體及其製造方法。係於矽基板形成較淺的摻質接面深度之源極和汲極，並利用較低溫的製程以達到噴墨頭晶片之高元件密度的需求。

為達上述目的，本發明所述之應用於高密度元件之金氧半場效電晶體係含有矽基板表面的主動區和基極接觸主動區，橫跨主動區成長一層閘極絕緣層，再將複晶矽沈積在絕緣層上形成金氧半場效電晶體元件的閘極(Gate)，再以擴散或離子佈植於主動區內定義源極(Source)與汲



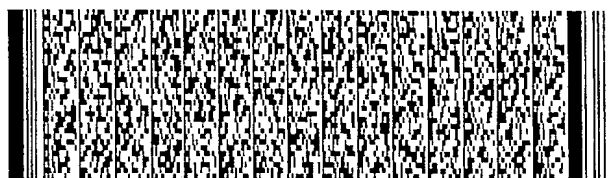
五、發明說明 (3)

極 (Drain)，主動區和閘極部分覆蓋有硼磷矽玻璃層，硼磷矽玻璃層係經熱熔流而成；其中，硼磷矽玻璃層對應於源極和汲極的位置係形成接觸孔，其各填有阻隔材料，以防止於後續製程時於源極和汲極造成鋁矽接觸之互熔 (spiking)。為增加元件密度，其閘極長度為0.35微米至3.5微米，而源極和汲極之摻質深度為閘極長度的0.1倍到0.75倍。

應用本發明的整合驅動電晶體之噴墨頭晶片結構，係結合上述之金氧半場效電晶體元件、致動元件及流體通道結構所形成。金氧半場效電晶體元件係與致動元件電性連接，由閘極電壓控制電流通過致動元件；流體通道結構含有使墨水得以通過的流體通道和噴墨孔，致動元件係銜接於流體通道結構以提供能量使墨水噴出噴墨孔。

進一步說明，其應用於高密度元件之金氧半場效電晶體的製造方法，則包含下列步驟：首先，提供一矽基板；於矽基板先後定義出主動區和閘極，其閘極長度為0.35微米至3.5微米；於閘極之兩側進行摻質以形成汲極和源極，其汲極摻質深度為閘極長度的0.1倍至0.6倍；於主動區和閘極上覆蓋經熱熔流之硼磷矽玻璃層，硼磷矽玻璃層於汲極和源極的位置係具有一接觸孔，接觸孔內填有阻隔材料。

另外，本發明之硼磷矽玻璃層厚度可為150奈米至1000奈米，含硼量為0.5%至6.0%，其熱熔流溫度為攝氏850至925度。阻隔材料的厚度則為0.01至0.8微米，其材



五、發明說明 (4)

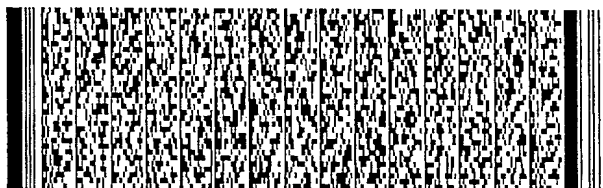
料可選自鎢、鉑、鈦、鈷、鎳、鉬、鉭、矽及其合金或化合物。

為使對本發明的目的、構造特徵及其功能有進一步的了解，茲配合圖示詳細說明如下：

【實施方式】

以n通道金氧半場效電晶體為例，即n-channel MOS場效電晶體，請參考第1圖至第8圖，其為本發明實施例之製作流程圖；首先，於一矽基板進行局部氧化矽晶(local oxidation of silicon, LOCOS)程序，形成場氧化層(field oxide, FOX)並隔離出主動區和基極接觸主動區。請參考第1圖，先於矽基板10進行高溫氧化形成一應力緩衝氧化層11，再以化學氣相沉積法(chemical vapor deposition, CVD)沉積一氮化矽層12(silicon nitride)，再配合微影(lithography)和蝕刻(etching)等步驟於氮化矽層12定義出主動區和基極接觸主動區。如第2圖所示，以高溫濕式氧化方法形成隔離出主動區和基極接觸主動區的厚場氧化層13；然後，去除應力緩衝氧化層11和氮化矽層12，即形成如第3圖所示，由厚場氧化層13所隔離出的主動區和基極接觸主動區。

其次，定義出閘極並進行主動區之源極和汲極的摻質，為因應不同臨限電壓值，可先形成一罩幕氧化層(screen oxide)並植入硼以作為臨限電壓佈植，再去除其罩幕氧化層；再如第4圖所示，先以高溫氧化出厚度約為15至75奈米之閘極氧化層14再於閘極氧化層表面沉積複晶

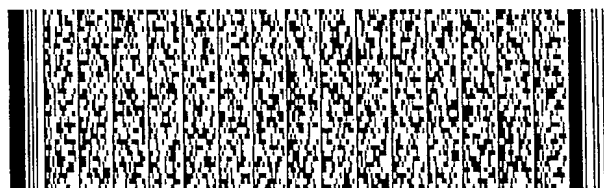
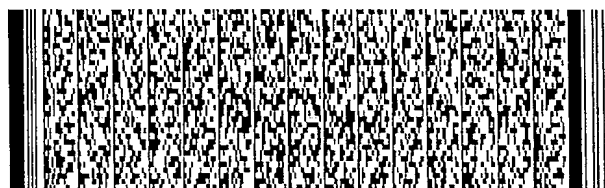


五、發明說明 (5)

矽以形成閘極層，再配合微影和蝕刻方法定義複晶矽閘極16。其閘極16厚度為0.1至0.4微米，閘極16長度(L, gate length)為0.35至3.5微米。

接著進行源極18和汲極17之摻質，如第5A圖所示，係將磷或磷化物以離子佈植或擴散摻於閘極16之兩側形成n型摻質接面，分別作為汲極17和源極18，其摻質深度為閘極長度之0.1倍至0.35倍。如接面深度較淺時，亦可使用砷或其化合物作為摻質，或是同時使用砷、磷及其化合物來形成n型摻質接面，並分別作為汲極和源極。此外，如為增強汲極端崩潰電壓並減少n型摻質之閘極底摻入(n-dose encroaching under gate)，如第5B圖所示，可先於汲極端摻入單側磷摻質形成較深深度的較低濃度 n^- 型摻質接面19，再同時於汲極17和源極18摻入深度較淺的高濃度 n^+ 型摻質接面。使汲極17之最終摻質接面深度大於源極18之接面深度。其汲極17之較深的 n^- 型摻質接面19約為閘極長度之0.1倍至0.6倍，源極18和汲極17之最終摻質接面深度總和約為閘極16長度之0.2倍至0.75倍。

源極18和汲極17摻質完成之後，於基極接觸主動區定義出基極21摻質區並進行p型摻雜，請參考第6圖，沉積低溫無摻質氧化矽層(無圖示)，再於其表面沉積硼磷矽玻璃並經熱熔流以作為雙層之第一介電層20。低溫無摻質氧化矽層之厚度為20奈米至250奈米，硼磷矽玻璃層之厚度為100奈米至1000奈米。硼磷矽玻璃層的熱熔流溫度約為攝氏850度至925度，可防止源極18和汲極17之摻質接面因高



五、發明說明 (6)

溫產生再滲入而互觸。並且，如第7圖所示，將硼磷矽玻璃層於對應汲極17、源極18和基極21的位置各形成接觸孔，並於接觸孔內填入高熔點之阻隔材料22。

由於本發明之金氧半場效電晶體係具有較淺之源極和汲極接面深度，為避免後續製程中製作鋁導電層時與源極和汲極造成鋁矽接觸之互溶(spiking)，導致接面之滲穿，所以於接觸孔內填入高熔點之阻隔材料可防止源極和汲極產生鋁矽接觸之互熔。

進一步說明應用本發明的整合驅動電晶體之噴墨頭晶片結構，係結合上述之金氧半場效電晶體製作而成。請參考第8圖，其為應用本發明的整合驅動電晶體之噴墨頭晶片結構示意圖。於上述之金氧半場效電晶體的硼磷矽玻璃層上，製作並定義出熱阻層22與第一導電層23；並且覆蓋絕緣層24和保護層25，絕緣層24係具有連接第一導電層23之導電通孔31以提供第一導電層23對第二導電層27之電性連接，其第二導電層27下可預先蒸鍍或沉積具有高熔點之金屬層際阻隔層26以增強晶片接點與電路板之接合力。最後再以厚光阻層29定義出流體通道和墨滴加熱室28，進而與噴孔片30結合以完成流體通道結構。

雖然本發明之較佳實施例揭露如上所述，然其並非用以限定本發明，任何熟習相關技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖至第7圖為本發明實施例之製作流程圖；及
第8圖為應用本發明的整合驅動電晶體之噴墨頭晶片
結構示意圖。

【圖式符號說明】

10	矽基板
11	應力緩衝氧化層
12	氮化矽層
13	厚場氧化層
14	閘極氧化層
15	摻質阻隔層
16	閘極
17	汲極
18	源極
19	摻質接面
20	硼磷矽玻璃層
21	基極
22	熱阻層
23	第一導電層
24	絕緣層
25	保護層
26	金屬層際阻隔層
27	第二導電層
28	墨滴加熱室
29	厚光阻層



圖式簡單說明

31 導電通孔



六、申請專利範圍

1. 一種應用於高密度元件之金氧半場效電晶體，係用以與一噴墨致動元件相連接，以作為控制電流通過該元件之驅動元件，係包含具有一源極 (Source)、一汲極 (Drain) 和一閘極 (Gate)，其特徵在於：該場效體覆蓋有一硼磷矽玻璃層，該硼磷矽玻璃層係經熱熔流而成，該硼磷矽玻璃層在對應於該源極和該汲極的位置係各形成一接觸孔，該接觸孔係填有一阻隔材料，該閘極長度為0.35微米至3.5微米，該源極和該汲極之摻質深度總和為閘極長度的0.2倍到0.75倍。
2. 如申請專利範圍第1項所述之應用於高密度元件之金氧半場效電晶體，其中該硼磷矽玻璃層厚度係為150奈米至1000奈米。
3. 如申請專利範圍第1項所述之應用於高密度元件之金氧半場效電晶體，其中該硼磷矽玻璃層之含硼量為0.5%至6.0%。
4. 如申請專利範圍第1項所述之應用於高密度元件之金氧半場效電晶體，其中該硼磷矽玻璃層之熱熔流溫度為攝氏850至925度。
5. 如申請專利範圍第1項所述之應用於高密度元件之金氧半場效電晶體，其中該阻隔材料的厚度則為0.01至0.8微米。
6. 如申請專利範圍第1項所述之應用於高密度元件之金氧半場效電晶體，其中該阻隔材料材料係選自鎢、鉑、鈦、鈷、鎳、鉬、鋁、矽、上述金屬之合金及化合物所



六、申請專利範圍

組成之族群的其中之一。

7. 一種整合驅動電晶體之噴墨頭晶片結構，其包含有：

一金氧半場效電晶體，係含有一閘極 (Gate)、一源極 (Source) 與一汲極 (Drain)，於該場效體係覆蓋有經熱熔流而成之硼磷矽玻璃層，該硼磷矽玻璃層在對應於該源極和該汲極的位置各形成一接觸孔，各填有一阻隔材料，該閘極長度為0.35微米至3.5微米，該源極和該汲極之摻質深度總和為閘極長度的0.2倍到0.75倍；

一致動元件，該金氧半場效電晶體係與該致動元件電性連接，以提供推出墨水之能量；及

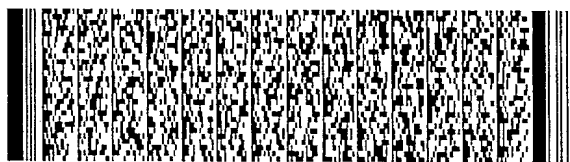
一流體通道結構，係定義有一流體通道和一噴墨孔，以提供墨水通過，該致動元件係銜接於該流體通道結構用以控制墨水噴出該噴墨孔。

8. 如申請專利範圍第7項所述之整合驅動電晶體之噴墨頭晶片結構，其中該硼磷矽玻璃層厚度係為150奈米至1000奈米。

9. 如申請專利範圍第7項所述之整合驅動電晶體之噴墨頭晶片結構，其中該硼磷矽玻璃層之含硼量為0.5%至6.0%。

10. 如申請專利範圍第7項所述之整合驅動電晶體之噴墨頭晶片結構，其中該硼磷矽玻璃層之熱熔流溫度為攝氏850至925度。

11. 如申請專利範圍第7項所述之整合驅動電晶體之噴墨頭



六、申請專利範圍

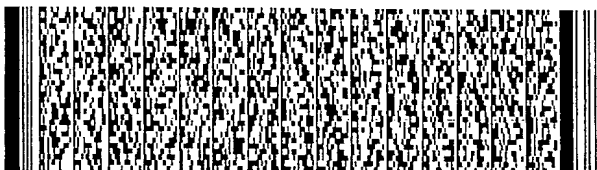
- 晶片結構，其中該阻隔材料的厚度則為0.01至0.8微米。
12. 如申請專利範圍第7項所述之整合驅動電晶體之噴墨頭晶片結構，其中該阻隔材料材料係選自鎢、鉑、鈦、鈷、鎳、鉬、鉭、矽、上述金屬之合金及化合物所組成之族群的其中之一。
13. 一種應用於高密度元件之金氧半場效電晶體製造方法，其步驟包含有：
- 提供一基板；
 - 於該基板定義出一主動區和一基極接觸主動區，該基極接觸主動區係包含一基極；
 - 於該主動區定義一閘極絕緣層和一閘極，該閘極長度為0.35微米至3.5微米；
 - 於該閘極之兩側進行異質摻雜以形成一汲極和一源極，該汲極和該源極的摻質深度總和為該閘極長度的0.2倍至0.75倍；及
 - 於該主動區和該基極接觸主動區上覆蓋經熱熔流之一硼磷矽玻璃層，該硼磷矽玻璃層於該汲極和該源極的位置係具有一接觸孔，該接觸孔內填有一阻隔材料。
14. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中更包含在該於該閘極之兩側進行異質摻雜以形成一汲極和一源極的步驟之前，於該閘極預定形成汲極之側形成比後續之汲極摻

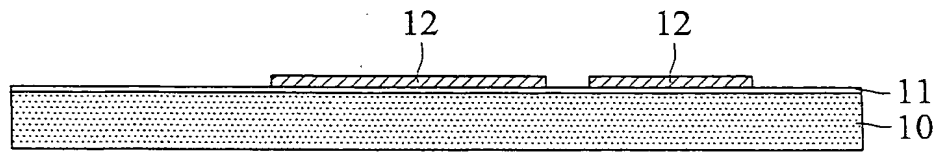


六、申請專利範圍

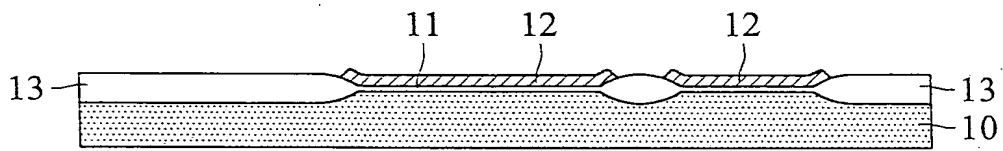
質深度深的一摻質接面。

15. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中該硼磷矽玻璃層厚度係為150奈米至1000奈米。
16. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中該硼磷矽玻璃層之含硼量為0.5%至6.0%。
17. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中該硼磷矽玻璃層之熱熔流溫度為攝氏850至925度。
18. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中該阻隔材料的厚度則為0.01至0.8微米。
19. 如申請專利範圍第13項所述之應用於高密度元件之金氧半場效電晶體製造方法，其中該阻隔材料材料係選自鎢、鉑、鈦、鈷、鎳、鉬、鉭、矽、上述金屬之合金及化合物所組成之族群的其中之一。





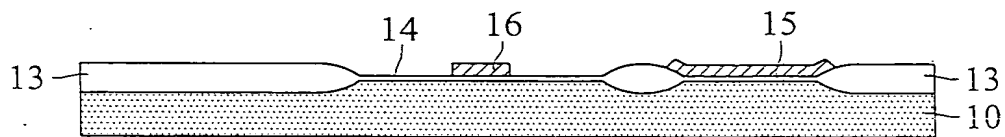
第1圖



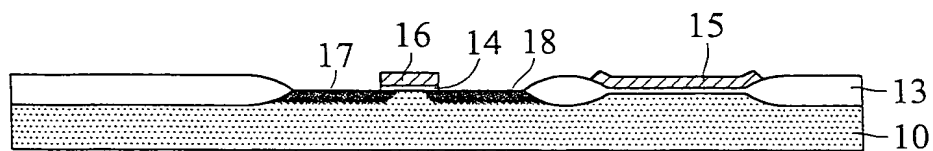
第2圖



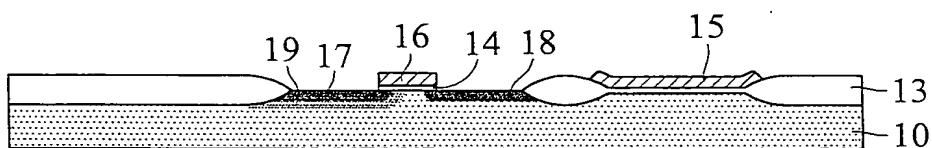
第3圖



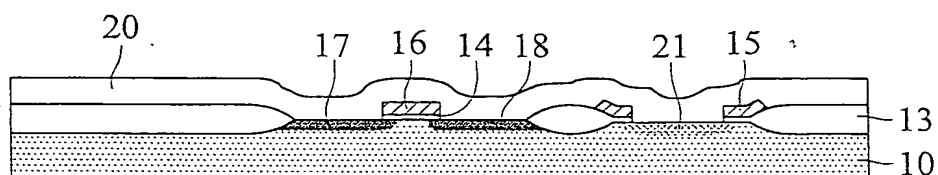
第4圖



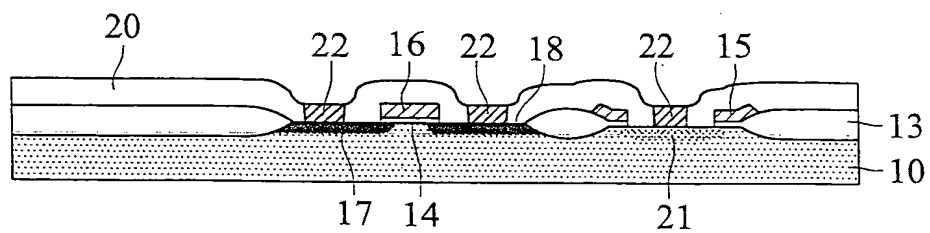
第5A圖



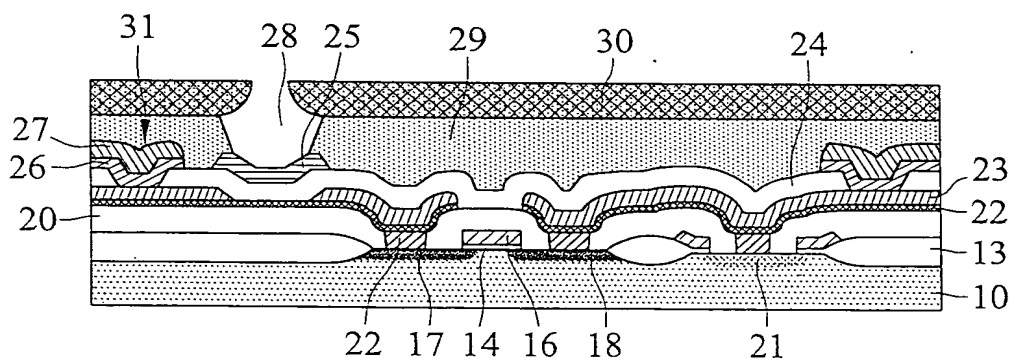
第5B圖



第6圖

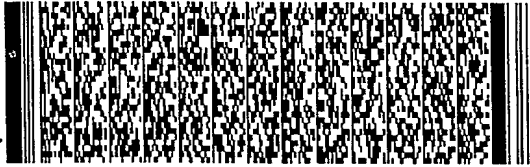


第7圖

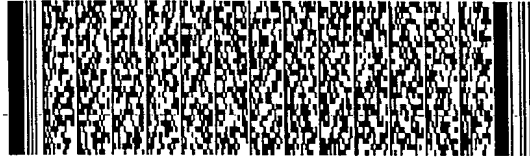


第8圖

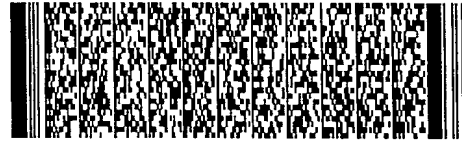
第 1/17 頁



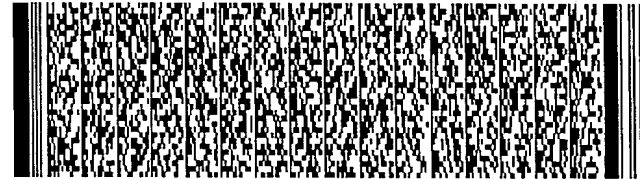
第 2/17 頁



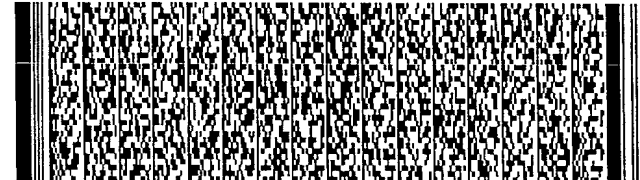
第 4/17 頁



第 6/17 頁



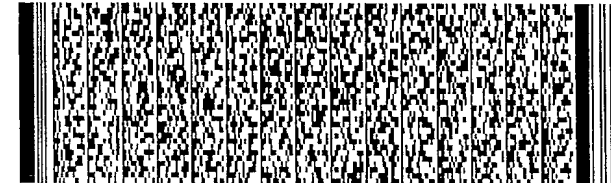
第 7/17 頁



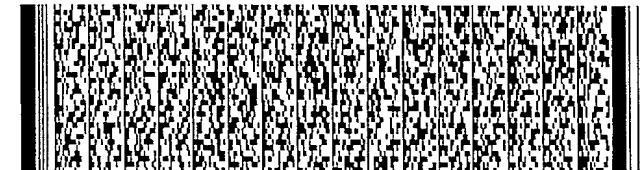
第 8/17 頁



第 9/17 頁



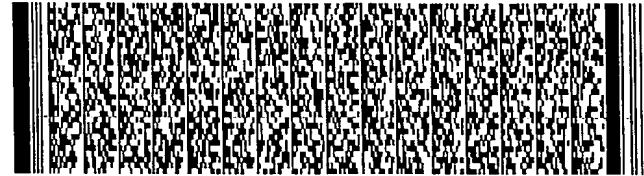
第 10/17



第 1/17 頁



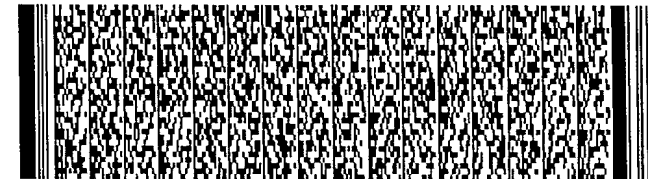
第 3/17 頁



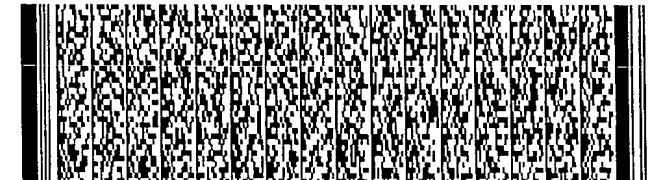
第 5/17 頁



: 第 6/17 頁



第 7/17 頁



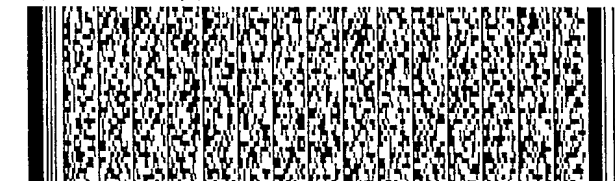
第 8/17 頁



第 9/17 頁



第 10/17



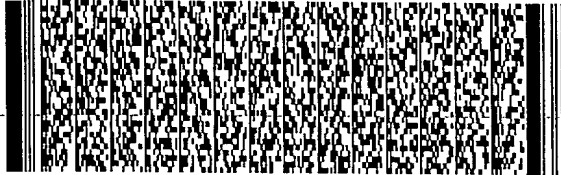
第 11/17 頁



第 11/17 頁



第 12/17 頁



第 13/17 頁



第 14/17 頁



第 14/17 頁



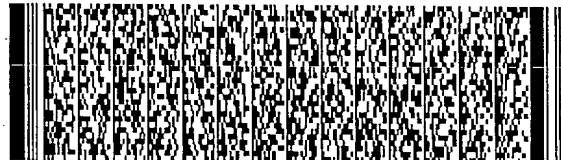
第 15/17 頁



第 15/17 頁



第 16/17 頁



第 16/17 頁



第 17/17 頁

